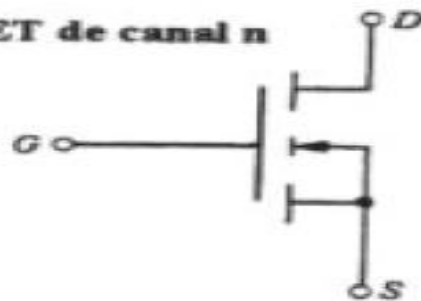


F.C.E.F. y N. – DEPARTAMENTO DE ELECTRÓNICA

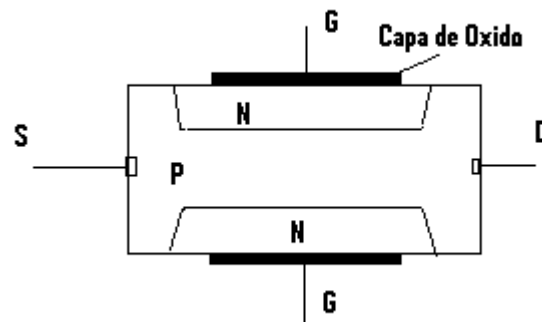
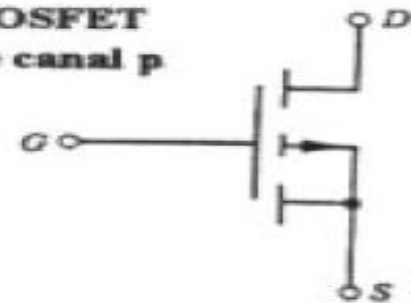
CÁTEDRA DE ELECTRÓNICA INDUSTRIAL

Transistor de efecto de campo de Potencia (MOSFET)

MOSFET de canal n



MOSFET de canal p



Características

- Son controlados por voltaje I_f se aproxima a cero
- Entre el contacto metálico y la capa N existe un contacto metálico
- Tiempos de encendido y apagado pequeños
- No tienen zona de segunda avalancha, por lo que son térmicamente estables
- Tienen un V_{ds} alto (V_{ce}) (2 a 4V) por lo que las pérdidas estáticas aumentan
- Tienen problemas con descargas electrostáticas
- Son de costo alto, sirven para trabajo a alta frecuencia y media potencia

Características

- El Mosfet no tiene portadores minoritarios, hace que las conmutaciones se produzcan en tiempos muy cortos
Típico:
 - $T_{off} = 100\text{ns}$
 - $T_{on} = 50\text{ns}$
- Circuitos de disparo simples
- Habilidad para el paralelaje

BJT vs MOSFET

- BJT

- Recombinación, limita velocidad de operación
- Controlado por corriente
- Dispositivo de portadores minoritarios

BJT vs MOSFET

- MOSFET

- Controlado por voltaje
- Dispositivo de portadores mayoritarios
- Compuerta eléctricamente aislada, por lo que presenta una alta impedancia de entrada

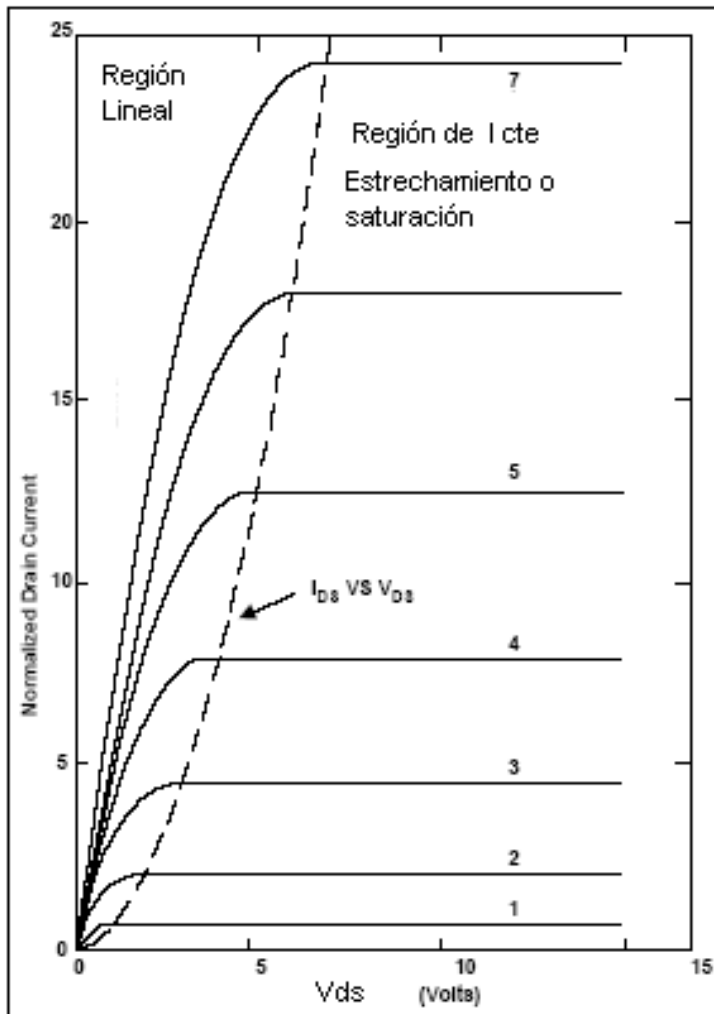


Control del MOSFET

Un voltaje positivo aplicado a la compuerta genera un campo eléctrico que convierte la región p en una región n.

Este fenómeno se conoce como inversión de superficie y permite la circulación de corriente entre el drain y el source

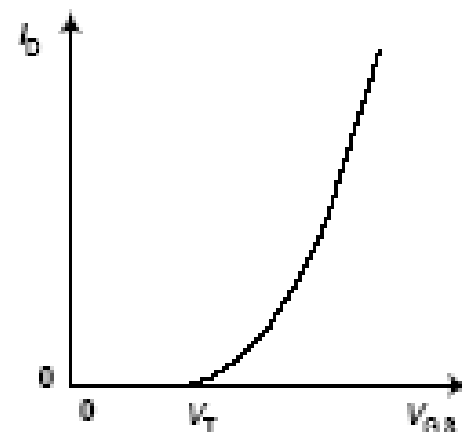
Características



R_{DS} = Resistencia de salida D-S

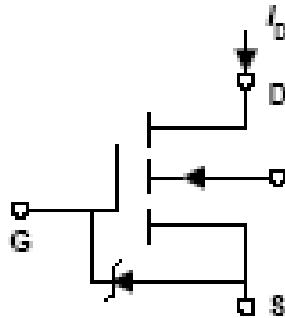
$$R_{DS} = \Delta V_{DS} / \Delta I_o$$

Es alta en la región de estrechamiento (M Ω) y baja en la región lineal (m Ω)



Protecciones

- Igual que el BJT
- Cuidas que V_{GS} no exceda el voltaje, normalmente esta entre 20V – 30V



Comparación

Features	BJT	MOSFET	IGBT
Drive Method	Current	Voltage	Voltage
Drive Circuit	Complex	Simple	Simple
Input Impedance	Low	High	High
Drive Power	High	Low	Low
Switching Speed	Slow (μ s)	Fast (ns)	Middle
Operating Frequency	Low (less than 100kHz)	Fast (less than 1MHz)	Middle
Saturation Voltage	Low	High	Low

1.1 Dispositivos semiconductores de potencia controlados (DSEP)

La motivación de usar dispositivos de conmutación en un convertidor es la de incrementar la eficiencia de la conversión, ya que dichos dispositivos se operan solo en los estados de encendido o apagado. Un interruptor ideal presentaría las siguientes características:

- facilidad de comando
- tensión de saturación nula
- corriente de fuga nula
- tiempos de conmutación nulos
- densidad de corriente y tensión de bloqueo ilimitados

Tal dispositivo no tendría pérdidas de conmutación, de conducción ni de control, por lo tanto la eficiencia del convertidor tendería a ser del 100%. Sin embargo, los componentes reales presentan pérdidas que reducen la eficiencia de los convertidores y, por lo tanto se hace necesario el conocer las características de estos dispositivos para lograr su óptima utilización en las diferentes condiciones de operación.

1.1.1 Características de los dispositivos semiconductores de potencia

Considerando un interruptor ideal, las características requeridas de los dispositivos semiconductores de potencia (DSEP) controlados se pueden resumir de la siguiente manera:

- alta capacidad de bloqueo, baja corriente de fuga → bajas pérdidas por bloqueo
- manejar alta densidad de corriente → bajas pérdidas por conducción
- tiempos cortos de conmutación → bajas pérdidas por conmutación
- facilidad de control (control por tensión)
- no necesita circuitos adicionales como snubbers → insensibilidad al di/dt y dv/dt
- robustez en corto circuito
- estabilidad térmica
- bajos costos
- inteligencia y confiabilidad

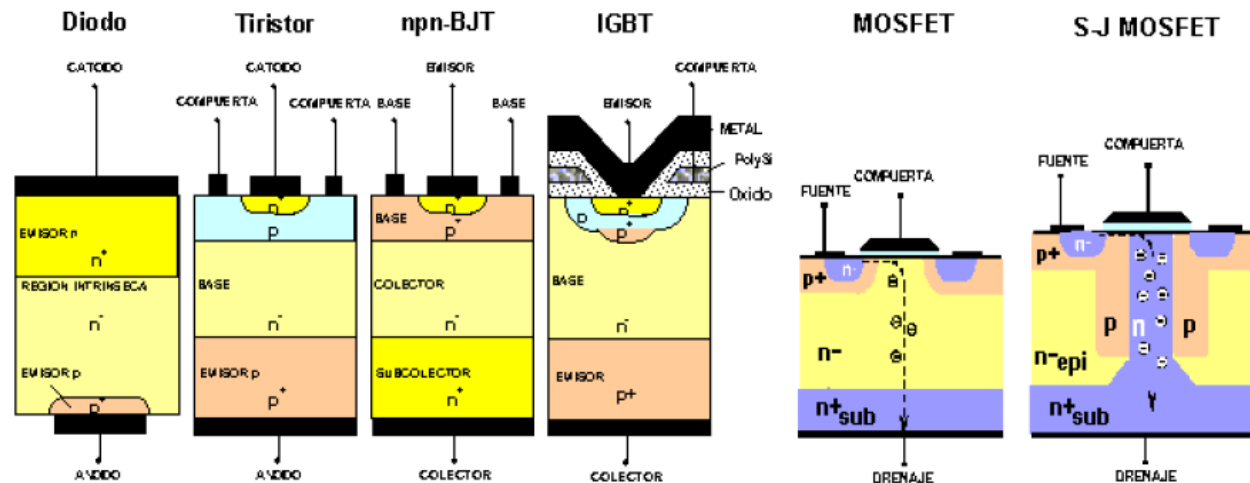


Figura 1.1 Estructura de los dispositivos de potencia más relevantes

COMPARACIÓN ENTRE LOS DIFERENTES DISPOSITIVOS

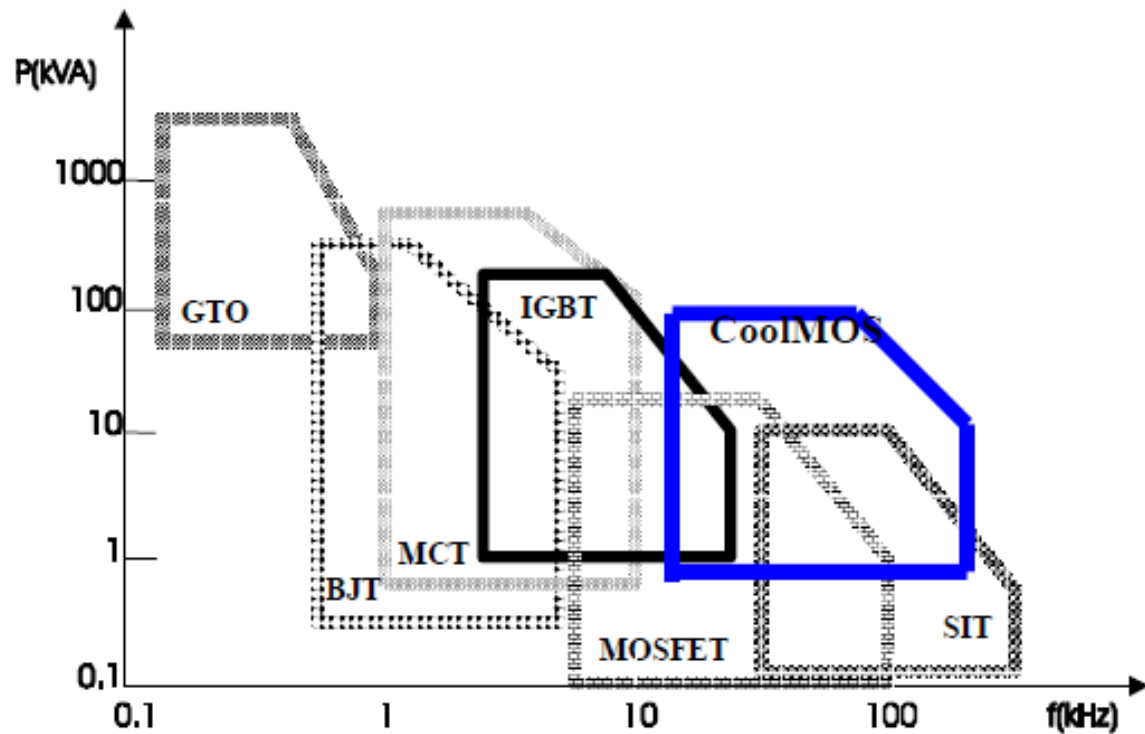


Figura 1.2 Aplicaciones de los dispositivos de potencia controlados

TRANSISTOR DE EFECTO DE CAMPO METAL ÓXIDO SEMICONDUCTOR (MOSFET)

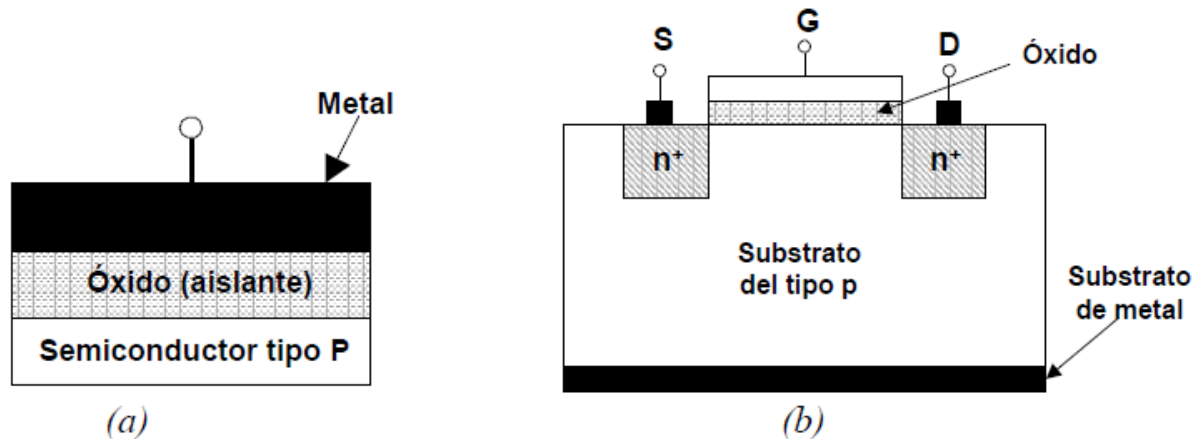


Figura 1.3 a) Esquema del capacitor MOS, b) Estructura de un MOSFET lateral de canal n (tipo enriquecimiento)

Estructura del Mosfet de Potencia

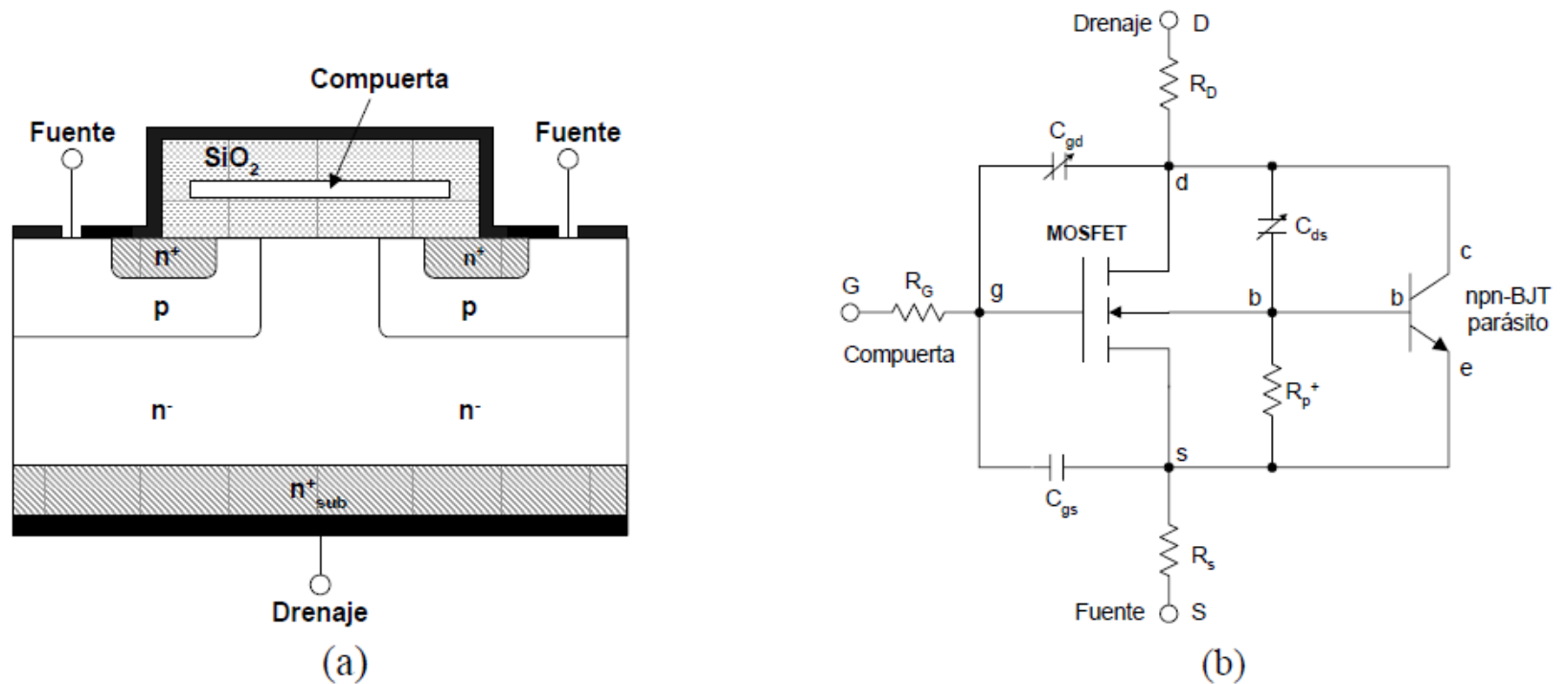


Figura 1.4 a) Estructura interna del MOSFET b) Circuito equivalente con elementos parásitos

Capacitancias intrínsecas de la estructura del Mosfet

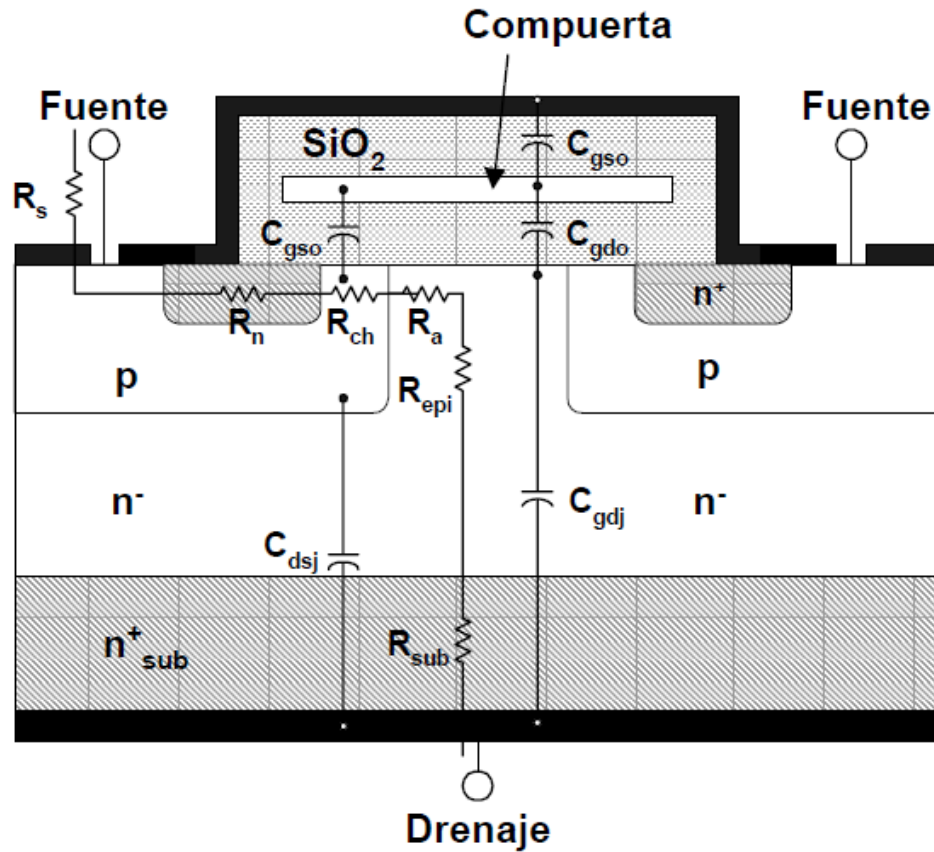


Figura 1.5 Origen de las capacitancias y resistencias parásitas en un MOSFET vertical

Entre drenaje y fuente esta la capacitancia C_{dsj} de la capa espacio-carga en la región de deriva. Este valor varía inversamente con la raíz cuadrada del voltaje drenaje-fuente como se observa en la ecuación (1.2) [5].

$$C_{ds} = C_{dsj} = (A - A_{gd}) \cdot \sqrt{\frac{q \cdot N_c \cdot \epsilon_{si}}{2 \cdot (V_D + V_{ds})}} \quad (1.2)$$

donde

A_{gd} superficie de traslape compuerta-drenaje
 V_D tensión de difusión

$$C_{GD} = C_{gd} = \begin{cases} C_{gdo} & V_{ds} \leq V_{gs} \\ \frac{C_{gdo} \cdot C_{gdj}}{C_{gdo} + C_{gdj}} & V_{ds} > V_{gs} \end{cases} \quad (1.3)$$

teniendo que

$$C_{gdj} = A_{gd} \cdot \sqrt{\frac{q \cdot N_D \cdot \epsilon_{si}}{2 \cdot (V_{ds} + V_{gs})}} \quad (1.4)$$

A voltajes bajos de V_{DS} , C_{gdj} no se extiende dentro de la región n^- , de esta manera $C_{gd}=C_{gdo}$. A voltajes altos, la región n^- empieza a reducirse, así C_{gdj} aparece en serie con C_{gdo} y la capacitancia C_{gd} se reduce.

Resistencias intrínsecas de la estructura del Mosfet

$$R_{DSon} \approx R_{n^-} = \frac{W_D}{q \cdot A \cdot \mu_n \cdot N_D} \quad (1.5)$$

Para el diseño de un MOSFET de altos voltajes de bloqueo, la resistencia de la zona de deriva o zona epitaxial R_{epi} ocupa el 96.5 % de la resistencia total $R_{DS(on)}$. Por lo tanto, el principal enfoque para el mejoramiento de la eficiencia de un MOSFET de potencia se puede lograr reduciendo la resistencia de la zona epitaxial o la zona de deriva.

Tabla 1.1 Tabla representativa de la contribución de $R_{DS(on)}$

Resistencia	$R_{DS(on)}$	
	Valor en % ($V_{DS} \approx 30V$)	Valor en % ($V_{DS} \approx 300V$)
R_s	7	0.5
R_n	6	0.5
R_{ch}	28	1.5
R_a	23	0.5
R_{epi}	29	96.5
R_{sub}	7	0.5

Características del Mosfet de potencia

La característica de salida de un MOSFET está dada por las ecuaciones de Shockley, las cuales según lo descrito anteriormente se dividen en tres regiones: lineal, de saturación y de corte (figura 1.6).

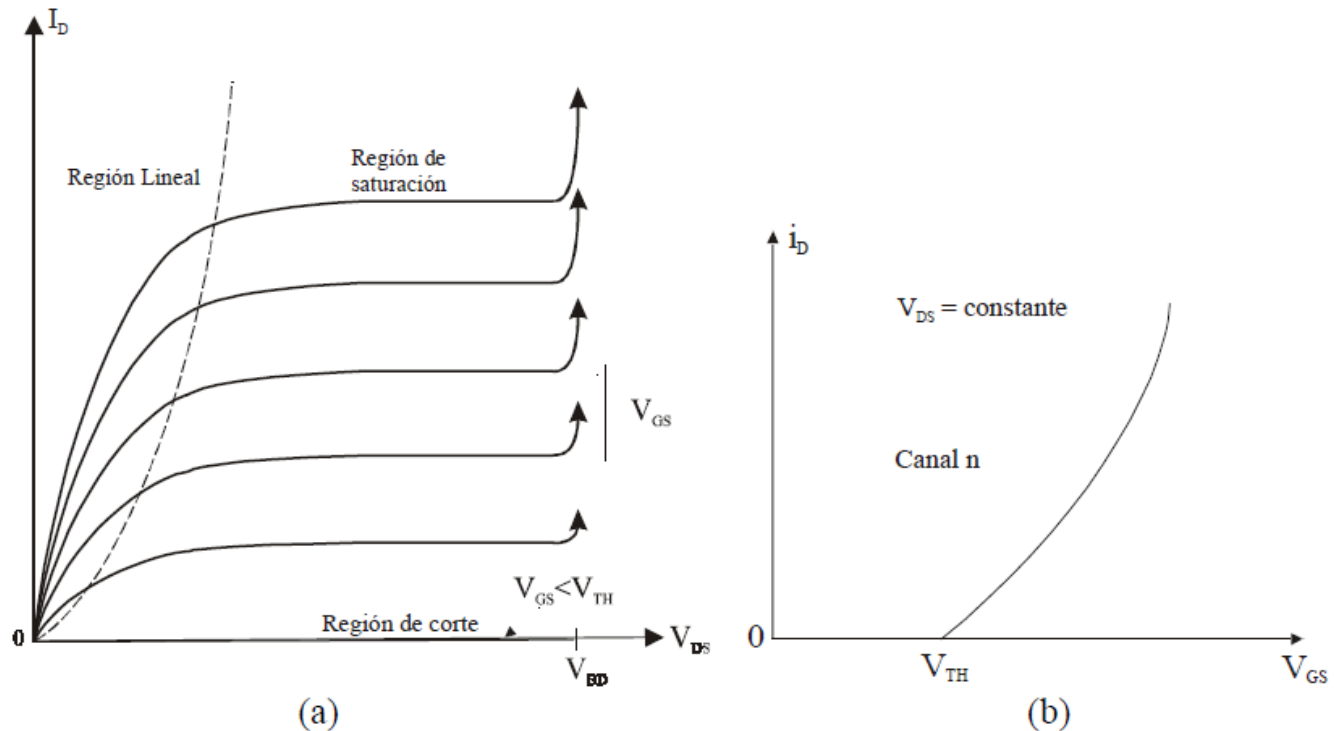


Figura 1.6 (a) Características de salida y (b) Características de transferencia

Región lineal:

Para $V_{DS} \leq (V_{GS} - V_{TH})$, la característica de salida está descrita por la siguiente ecuación:

$$I_D = g_{fs} \left[2(V_{GS} - V_{TH})V_{DS} - V_{DS}^2 \right] \quad (1.6)$$

con la constante g_{fs} dada por

$$g_{fs} = \mu_n C_{ox} \left(\frac{W}{L} \right) \quad (1.7)$$

donde

L	longitud del canal
W	ancho del canal
μ_n	movilidad superficial de los electrones
C_{ox}	capacitancia del MOSFET por unidad de área

La capacitancia del MOSFET por unidad de área es

$$C_{\acute{o}x} = \frac{\epsilon_0 \epsilon_{\acute{o}x}}{2d_{\acute{o}x}} \quad (1.8)$$

donde

ϵ_0 permitividad del vacío
 $\epsilon_{\acute{o}x}$ constante dieléctrica
 $d_{\acute{o}x}$ espesor del óxido

Región de saturación:

Para $V_{DS} \geq (V_{GS} - V_{TH})$ la característica de salida esta dada por la característica de transferencia y se obtiene reemplazando V_{DS} en la ecuación (1.6) por $(V_{GS} - V_{TH})$, esto es:

$$I_D = g_{fs} (V_{GS} - V_{TH})^2 \quad (1.9)$$

Región de corte:

En esta región el voltaje de compuerta-fuente es menor que el voltaje de umbral: $V_{GS} < V_{TH}$. El MOSFET esta apagado y la corriente de drenaje es cero.

Características de carga de compuerta

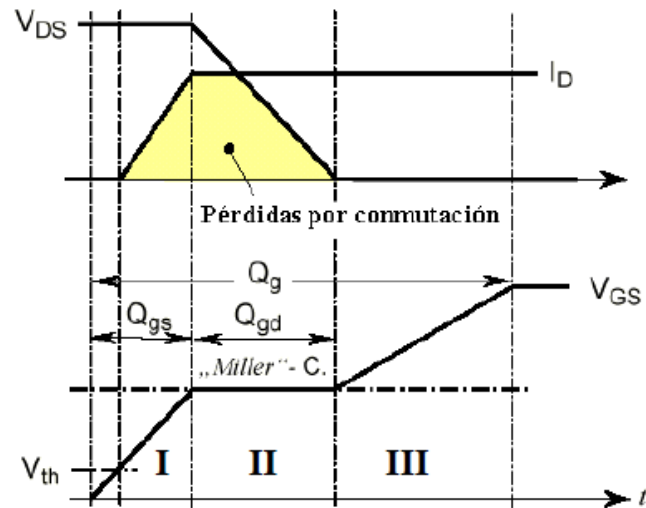


Figura 1.7 Curvas del voltaje compuerta-fuente, drenaje-fuente y corriente de drenaje en el encendido

Fase I: Cuando empieza a crecer V_{GS} la capacitancia de entrada esta dada principalmente por la capacitancia compuerta-emisor C_{GS} , ya que la capacitancia compuerta-drenaje C_{GD} tiene un valor despreciable, dada la alta tensión compuerta-drenaje que se man-

tiene casi constante en esta fase. La forma del transitorio de tensión es casi lineal y depende de tres factores: la velocidad de incremento del impulso (V_{GS}), la resistencia de compuerta y la capacitancia de entrada.

$$C_{iss} = C_{GS} + C_{GD} \approx C_{GS} = \frac{dQ}{dV_{GS}} = \frac{I_G}{dV_{GS}/dt} \quad (1.10)$$

donde:

C_{iss}	capacitancia de entrada del MOSFET
Q	carga de la compuerta
V_{GS}	voltaje compuerta-fuente
I_G	corriente de compuerta

Fase II: Cuando el voltaje de compuerta alcanza la tensión de umbral, empieza a crecer la corriente de colector y la corriente por el canal MOS esta dada por la ecuación (1.6). El voltaje compuerta-fuente V_{GS} presenta un valor casi constante y se carga la capacitancia compuerta-drenaje C_{GD} según la siguiente ecuación:

$$I_G = I_{GS} + I_{GD} \approx C_{GS} \frac{dV_{GS}}{dt} + C_{GD} \frac{dV_{GD}}{dt} \quad (V_{GS} = \text{cte})$$

$$C_{GS} \frac{dV_{GS}}{dt} = 0 \quad \text{asi} \quad C_{GD} = \frac{I_G}{\frac{dV_{GD}}{dt}} \quad (1.11)$$

Fase III: Cuando el voltaje compuerta-fuente alcanza su valor máximo igual al voltaje de la fuente, se terminan de cargar las dos componentes de capacitancias de entrada. La capacitancia compuerta drenaje alcanza su valor máximo, el cual es igual al valor de la capacitancia del óxido de traslape compuerta-colector. De esta manera la capacitancia de entrada del MOSFET está dada por la capacitancia constante del óxido:

$$C_{iss} = C_{GS} + C_{GD} \approx C_{gso} + C_{gdo} = C_{OX} = \frac{dQ_G}{dV_{GD}} = \frac{I_G}{\frac{dV_{GD}}{dt}} \quad (V_{DS} = \text{cte}) \quad (1.12)$$

donde:

C_{OX}	capacitancia total del óxido
C_{gso}	capacitancia de traslape compuerta-fuente
C_{gdo}	capacitancia de traslape compuerta-drenaje

Características dinámicas del voltaje drenaje-fuente

La variación del ancho de la zona de carga de espacio W_{CS} es un dato en términos de la divergencia del flujo de electrones ΔI a la entrada y a la salida de esta zona. La tensión V_{DS} esta relacionada con W_{CS} en todo instante a través de la ecuación (1.13) [8]:

$$V_{DS} = \frac{q \cdot N_D}{2\epsilon_{si}} W_{CS}^2 \quad (1.13)$$

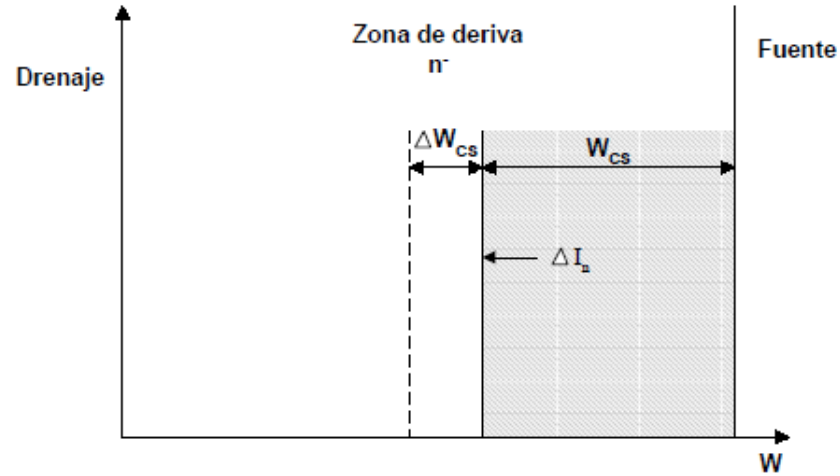


Figura 1.8 Dinámica de la zona de carga de espacio

esto es:

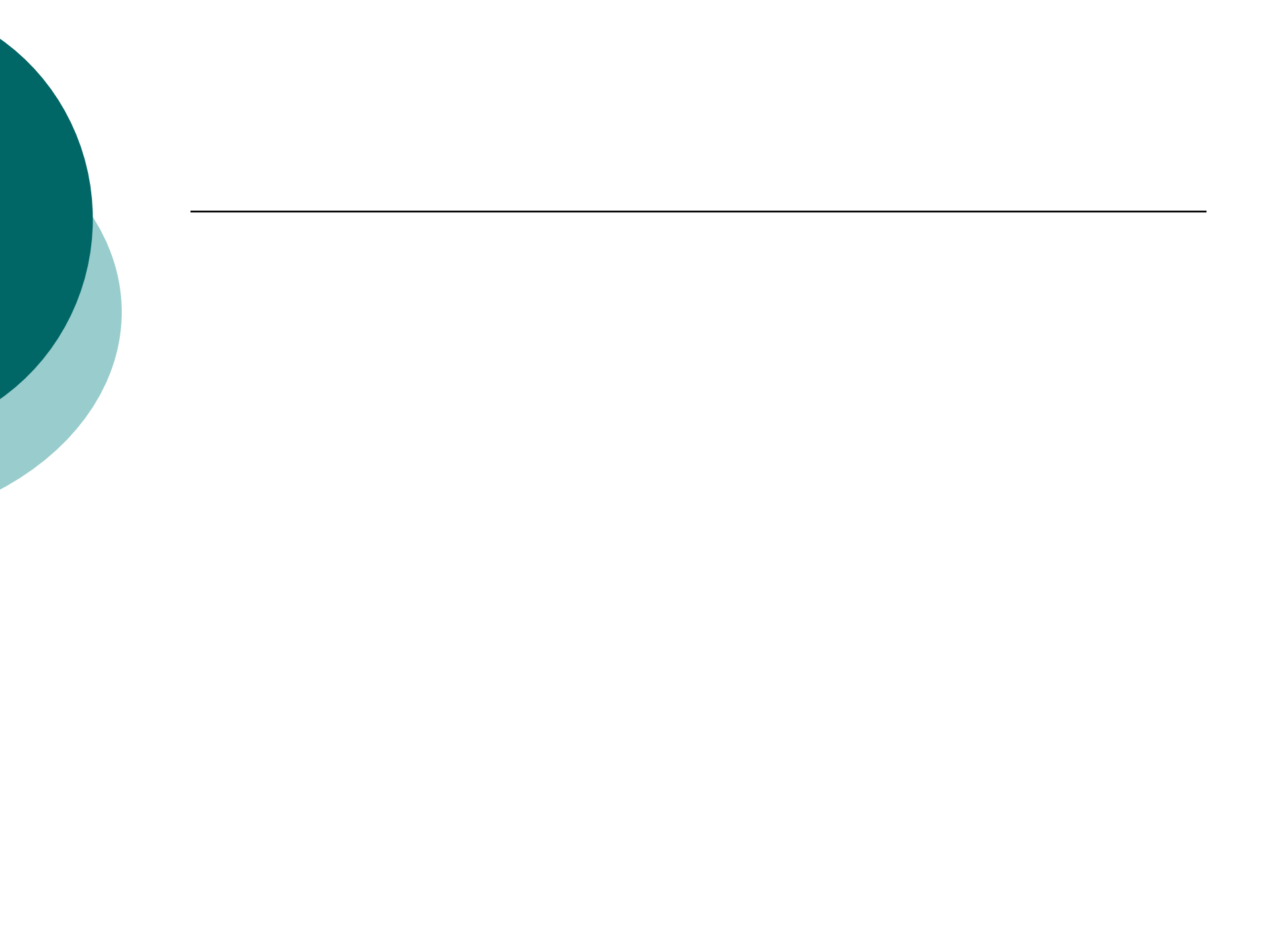
$$\frac{dW_{CS}}{dt} = \frac{\Delta I(t)}{q \cdot N_D} \quad (1.14)$$

$$\Delta I(t) = \frac{C_{CS}}{A} \cdot \frac{dV_{DS}}{dt} \quad (1.15)$$

$$C_{CS} = \frac{A \cdot \epsilon_{si}}{W_{CS}} \quad (1.16)$$

donde

C_{CS} capacitancia de la zona de carga de espacio
 W_{CS} ancho de la zona de carga de espacio



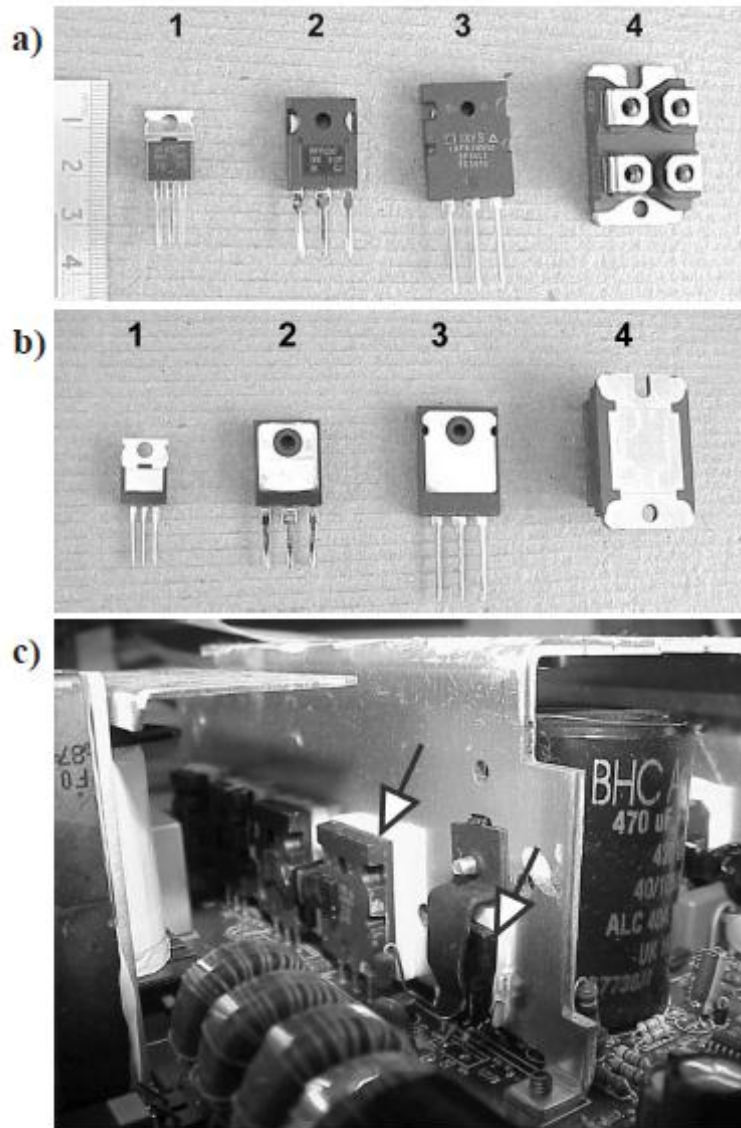


Figura 1.7: Fotos de distintos MOSFETS a) derecho b) revés c) montados en un circuito impreso sobre un disipador - Foto de los autores

